特許協力条約に基づく国際出願願書

原本(出顧用)

0	受理官庁記入欄	
0-1	国際出願番号	
0-2	国際出願日	
0-3	(受付印)	•
		<u> </u>
0-4	様式-PCT/RO/101	
0 1	この特許協力条約に基づく国際出願願書は、	
0-4-1	右記によって作成された。	PCT-SAFE [EASY mode] Version 3.50 (Build 0002.162)
0-5	申立て	
	出願人は、この国際出願が特許協力条約 に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (RO/JP)
0-7	出願人又は代理人の書類記号	P00034337-P0
ī	発明の名称	プラズマディスプレイパネルのエージング方法および エージング装置
II	出願人	
11-1	この欄に記載した者は	出願人である(applicant only)
11-2	右の指定国についての出願人である。	米国を除く全ての指定国 (all designated States except US)
11-4ja	名称	松下電器産業株式会社
II-4en	Name:	MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.
II-5ja	あて名	5718501 日本国
	v e x	大阪府門真市大字門真1006番地
II-5en	Address:	1006, Oaza Kadoma, Kadoma-shi, Osaka 5718501
		Japan
11–6	国籍(国名)	日本国 JP
11-7	住所(国名)	日本国 JP
11-8	電話番号	06-6949-4542
11–9	ファクシミリ番号	06-6949-4547
11-11	出願人登録番号	000005821
III-1 III-1-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-1-2	右の指定国についての出願人である。	米国のみ(US only)
111-1-4	ja 氏名(姓名)	山内 成晃
111-1-4	en Name (LAST, First):	YAMAUCHI, Masaaki
	ja あて名	
	en Address:	
	1	
111-1-6 111-1-7	1	

特許協力条約に基づく国際出願願書

原本(出願用)

111-2	その他の出願人又は発明者	-
111-2-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
111-2-2	右の指定国についての出願人である。	米国のみ (US only)
III-2-4ja	氏名(姓名)	青木 崇
III-2-4en	Name (LAST, First):	AOKI, Takashi
III-2-5ja	あて名	,
111-2-5en	Address:	
111-2-6	国籍(国名)	
111-2-7	住所(国名)	·
111-3	その他の出願人又は発明者	
III-3-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
	右の指定国についての出願人である。	米国のみ (US only)
_	氏名(姓名)	秋山 浩二
	Name (LAST, First):	AKIYAMA, Koji
III-3-5ja		
	Address: 国籍(国名)	
111-3-6 111-3-7		
IV-1	住所(国名)	
10-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右 記のごとく出願人のために行動する。	人 代理人 (agent)
IV-1-1 ja	氏名(姓名)	岩橋 文雄
IV-1-1en	Name (LAST, First):	IWAHASHI, Fumio
IV-1-2ja	あて名	5718501
IV-1-2en	Address:	日本国 大阪府門真市大字門真1006番地 松下電器産業株式会社内 c/o Matsushita Electric Industrial Co., Ltd.
		1006, 0aza Kadoma, Kadoma-shi, Osaka 5718501 Japan
IV-1-3	電話番号	06-6949-4542
IV-1-4	ファクシミリ番号	06-6949-4547
IV-1-6	代理人登録番号	100097445
IV-2	その他の代理人	筆頭代理人と同じあて名を有する代理人 (additional agent(s) with the same address as first named agent)
IV-2-1 ja	氏名	坂口 智康(100103355); 内藤 浩樹(100109667)
IV-2-1en	Name(s)	CAVACHOLI Tomovoov/1001000EEV. NALTO
	,	SAKAGUCHI, Tomoyasu(100103355); NAITO, Hiroki(100109667)
$\overline{\mathbf{v}}$	国の指定	
V-1	この顧書を用いてされた国際出願は、規則 4.9(a)に基づき、国際出願の時点で拘束さ れる全てのPCT締約国を指定し、取得しうる あらゆる種類の保護を求め、及び該当する 場合には広坡と国内特許の両方を求める 国際出願となる。	
	Person belonger, or one	

3/4

特許協力条約に基づく国際出願願書

原本(出願用)

√ 1−1	先の国内出願に基づく優先権主張		
√I-1-1	出顧日	2003年 04月 18日(18.04.2	003)
√1-1-2	出願番号	2003-113873	
VI−1-3	国名	日本国 JP	
VI-2	優先権証明告送付の請求		
	上記の先の出願のうち、右記の番号のものについては、出願審類の認証階本を作成し国際事務局へ送付することを、受理官庁に対して請求している。	VI-1	
VII-1	特定された国際調査機関(ISA)	日本国特許庁 (ISA/JP)	
VIII	申立て	申立て数	
VIII−1	発明者の特定に関する申立て	_	
VIII-2	出願し及び特許を与えられる国際出 願日における出願人の資格に関する 申立て	-	
VIII-3	先の出願の優先権を主張する国際出 願日における出願人の資格に関する 申立て	-	
VIII-4	発明者である旨の申立て(米国を指定国と する場合)	-	
VIII-5	不利にならない開示又は新規性喪失 の例外に関する申立て	-	
1X	照合欄	用紙の枚数	添付された電子データ
IX-1	願書(申立てを含む)	4	<u> </u>
IX-2	明細書	10	-
IX-3	請求の範囲	2	
IX-4	要約	1	√
IX-5	図面	7	· <u>-</u>
1X-7	合計	24	·
	添付書類	添付	添付された電子データ
IX-8	手数科計算用紙	1	
IX-9	個別の委任状の原本	√	- .
IX-17	PCT-SAFE 電子出願	_	✓
IX-18	その他:	納付する手数料に相当する特許印紙を貼付した書面	
1X-19	要約書とともに提示する図の番号	3	
IX-20	国際出願の使用言語名	日本語	
X-1	出願人、代理人又は代表者の記名押印		
		记着弹	
X-1-1	氏名(姓名)	岩橋文雄	
X-1-2 X-1-3	署名者の氏名 権限		

4/4

特許協力条約に基づく国際出願願書

原本(出願用)

X-2	出願人、代理人又は代表者の記名押印				
X-2-1	氏名(姓名)	坂口	智康		
X-2-2 X-2-3	署名者の氏名 権限	700	日味	THE STATE OF THE S	
X-3	出願人、代理人又は代表者の記名押印				
X-3-1	氏名(姓名)			(乙縣理)	
X-3-2	署名者の氏名	内滕	浩樹	印寫士	
X-3-2	権限				

受理官庁記入欄

10-1	国際出願として提出された書類 の実際の受理の日	
10-2	図面	
10-2-1	受理された	
10-2-2	不足図面がある	}
10-3	国際出願として提出された書類 を補完する書類又は図面であっ てその後期間内に提出されたも のの実際の受理の日(訂正日)	·
10-4	特許協力条約第11条(2)に基づ く必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際 調査機関に調査用写しを送付していない	

国際事務局記入欄

11-1	記録原本の受理の日	
_		

明細書

プラズマディスプレイパネルのエージング方法およびエージング装置

5 技術分野

本発明は、プラズマディスプレイパネルの製造工程におけるエージング方法およびエージング装置に関する。

背景技術

10 プラズマディスプレイパネル(以下、「PDP」または「パネル」と略記する)は、大画面、かつ薄型、軽量であることを特徴とする視認性に優れた表示デバイスである。PDPの放電方式としてはAC型とDC型とがあり、電極構造としては面放電型と対向放電型とがある。しかし現在は、高精細化に適し、しかも製造の容易なことからAC型かつ面放電型であるAC面放電型PDPが主流となって15 いる。

A C面放電型PDPは、一般に、対向配置された前面基板と背面基板との間に 多数の放電セルを形成した構成である。前面基板は、前面ガラス板上に表示電極 として走査電極と維持電極とが互いに平行に複数対形成され、それらの表示電極 を覆うように誘電体層および保護層が形成される。背面基板は、背面ガラス板上 にデータ電極が互いに平行に複数形成され、それらを覆うように誘電体層が形成 される。そしてこの誘電体層上にデータ電極と平行に隔壁が複数形成され、誘電 体層の表面と隔壁の側面とに蛍光体層が形成される。そして、表示電極とデータ 電極とが立体交差するように前面基板と背面基板とを対向させて密封し、その内 部の放電空間に放電ガスを封入する。

25 このようにして組み立てた P D P は、一般的に放電開始電圧が高く、放電自体 も不安定であるため、パネル製造工程ではエージングを行い、放電特性の均一化、 安定化を図っている。

このようなエージング方法としては、表示電極間、すなわち走査電極 - 維持電極間に、交番電圧として逆位相の矩形波を長時間にわたり印加する方法がとられ

てきたが、エージング時間を短縮するために、たとえばインダクタを介して矩形 波をパネルの走査電極と維持電極に印加する方法(特開平7-226162号公 報参照)や表示電極間に逆位相の矩形波を印加すると共にデータ電極にも維持電極に印加する電圧波形と同相の波形を印加して、表示電極間放電と同時に走査電極ーデータ電極間放電を積極的に発生させる方法(特開平9-251841号公報、特開2002-231141号公報参照)等が提案されている。

しかしながら上述のエージング方法においても、放電を安定させるまでには10時間程度必要としていた。そのためエージング工程における消費電力は膨大となり、PDPの製造コストを上げる要因の一つとなっていた。また、エージング工程が長時間にわたるため、工場の敷地面積の問題、あるいは空調設備などの製造時の環境等、種々の問題があった。加えて今後のPDPの大画面化、高輝度化、生産量増大にともなって、この問題が今後一層大きくなることは明白である。

本発明は、上記問題点に鑑みてなされたものであり、エージング時間を大幅に 短縮し、かつ電力効率の良いエージング方法およびエージング装置を提供するも のである。

発明の開示

5

15

プラズマディスプレイパネルのエージング方法において、走査電極、維持電極、 データ電極のそれぞれに接続されたインダクタを介してエージング電圧を印加す 20 ることによりエージングを行う際に、データ電極に印加されるエージング電圧波 形が有するリンギング波形の周波数が、走査電極に印加されるエージング電圧波 形が有するリンギング波形の周波数の1/2倍~2倍の間に設定されていること を特徴とする。

25 図面の簡単な説明

図1は本発明の実施の形態においてエージングすべきパネルの構造の一例を示す分解斜視図である。

図2は同パネルの電極配列図である。

図3は本発明の実施の形態のエージング方法を用いたエージング装置の構成図

である。

図4は本発明の実施の形態のエージング方法におけるエージング電圧波形図である。

図5は本発明の実施の形態のエージング方法におけるエージング電圧波形の拡 5 大図である。

図6はエージング実験に用いたエージング電圧波形を示す図である。

図7は本発明の実施の形態におけるエージング方法のエージング実験の結果を 示す図である。

10 発明を実施するための最良の形態

以下、本発明の一実施の形態によるエージング方法について、図面を参照しながら説明する。

(実施の形態)

図1は本発明の実施の形態において、エージングすべきパネルの構造の一例を示す分解斜視図である。パネル1は、対向して配置された前面基板2と背面基板3とを有している。前面基板2は、前面ガラス板4上に表示電極としての走査電極5と維持電極6とが互いに平行に対をなして複数対形成されている。そして、これらの走査電極5と維持電極6とを覆うように誘電体層7が形成され、この誘電体層7の表面を覆うように保護層8が形成されている。背面基板3は、背面ガラス板9上にデータ電極10が互いに平行に複数形成され、このデータ電極10を覆うように下地層11が形成されている。そして、この下地層11上にデータ電極10と平行に隔壁12が複数形成され、下地層11の表面と隔壁12の側面とに蛍光体層13が形成されている。さらに、前面基板2と背面基板3とに挟まれた放電空間14には、放電ガスが封入されている。

図 2 はパネル 1 の電極配列図である。列方向にm列のデータ電極 $10_1 \sim 10_m$ (図 10 データ電極 10_1 が配列され、行方向(列方向に直交する方向)に n での走査電極 $5_1 \sim 5_n$ (図 1 の走査電極 5_1 と n 行の維持電極 $6_1 \sim 6_n$ (図 1 の維持電極 6_1 とが交互に配列されている。そして、 1 対の走査電極 5_1 、維持電極 6_1 ($i=1\sim n$) と 1 つのデータ電極 10_1 ($j=1\sim m$) とが立体交差する部

分に放電セル18が形成され、この放電セル18は放電空間内に $m \times n$ 個形成されている。そして走査電極5,はパネル周辺部に設けられた走査電極端子部15, へ接続されている。同様に維持電極6,は維持電極端子部16,へ、データ電極10,はデータ電極端子部17,へ接続されている。

図3は本発明の実施の形態のエージング方法を用いたエージング装置の構成図 5 である。エージング装置は、パネル1に印加するエージング電圧を発生するエー ジング波形発生回路200と、エージング波形発生回路200のデータ電極用パ ルス電圧を出力するデータ電極用スイッチング素子(図3では省略)の出力端子 T1とデータ電極端子部17とを接続する第1のインダクタ(インダクタ301 および配線用のリード線401)と、エージング波形発生回路200の走査電極 10 用パルス電圧を出力する走査電極用スイッチング素子(図3では省略)の出力端 子T2と走査電極端子部15とを接続する第2のインダクタ(インダクタ302 および配線用のリード線402)と、エージング波形発生回路200の維持電極 用パルス電圧を出力する維持電極用スイッチング素子(図3では省略)の出力端 子T3と維持電極端子部16とを接続する第3のインダクタ(インダクタ303 15 および配線用のリード線403)とを備えている。すなわち、データ電極10に は第1のインダクタが接続され、走査電極5には第2のインダクタが接続され、 維持電極6には第3のインダクタが接続されており、各電極には、その電極に接 続された第1~第3のインダクタを介してエージング電圧が印加される。

20 上記のエージング波形発生回路 2 0 0 の各電極用スイッチング素子は、通常 I G B T (絶縁ゲート型バイポーラトランジスタ) や F E T (電界効果型トランジスタ) などで構成される。また、インダクタ 3 0 1 , 3 0 2 , 3 0 3 はコイルやフェライトコア等により構成される。

本実施の形態においては、第2のインダクタのインダクタンス(第2のインダ クタンスLsc)、すなわちインダクタ302とそれに直列に接続されたリード線 402との合成インダクタンスが約1 μ Hとなるように設定した。第3のインダクタのインダクタンス(第3のインダクタンスLss)、すなわちインダクタ303とそれに直列に接続されたリード線403との合成インダクタンスも同様に約 1 μ Hとなるように設定した。一方、第1のインダクタのインダクタンス(第1

のインダクタンスLd)、すなわちインダクタ301とそれに直列に接続されたリード線401との合成インダクタンスは、第2のインダクタンスLscおよび第3のインダクタンスLscおよびに設定している。

本実施の形態においては第1のインダクタンスLdの値を第3のインダクタン スLssの約1.5倍となるように設定した。このとき、データ電極端子部17 に印加するエージング電圧波形のリンギング周波数が走査電極端子部15に印加するエージング電圧波形のリンギング周波数とほぼ等しくなった。そして、データ電極端子部17および走査電極端子部15におけるリンギングの位相が等しくなるようにエージング波形発生回路200のエージング電圧波形を設計した。その結果、従来のエージング方法のおよそ1/3の時間でエージングを終了することが実験的に確認できた。

つぎに、本発明の実施の形態におけるエージング方法によってエージング時間 が短縮できる理由について説明する。図4は本発明の実施の形態のエージング方 法におけるエージング電圧波形図である。図4(a)、(b)、(c)はそれぞれエ ージング波形発生回路200の各電極用スイッチング素子の出力端子T2、T3、 15 T1における電圧波形Vsc、Vsu、Vdの一例を示している。このように、 走査電極5および維持電極6にはエージング電圧としてそれぞれ逆位相の矩形電 圧VscおよびVsuを印加し、データ電極10には矩形電圧Vdを印加する。 図4 (d)、(e)、(f) はこのときパネル1の走査電極端子部15、維持電極端 子部16およびデータ電極端子部17における電圧波形を示している。このよう 20 に、エージング波形発生回路200の各電極用スイッチング素子の出力端子T1、 T2、T3における電圧波形が矩形波であっても、パネル1の走査電極端子部1 5、維持電極端子部16およびデータ電極端子部17における電圧波形にはリン ギングが重畳され、その電圧波形はリンギング波形を有するものとなる。これは、 パネル1の持っている静電容量とインダクタ301、302、303およびリー 25 ド線401、402、403の持っているインダクタンスとによってLC共振す るためである。そして、パネルの持つ静電容量やリード線401、402、40 3の持つインダクタンスを0にすることができないので、各電極端子部15、1 6、17における電圧波形にリンギングが重畳されることを避けることはできな 11

5

25

図4において、走査電極5と維持電極6との間に大きな電位差が発生するタイミング(1)では大きなエージング放電が発生する。ところがその後、タイミング(2)においてリンギングによる電圧の振り戻しが発生し、その大きさが走査電極5ー維持電極6間の放電を発生させない程度であっても、放電開始電圧の低い走査電極5ーデータ電極10間の放電が誘発される可能性がある。もし、この放電が発生すると、それにともなうプライミングの効果により走査電極5ー維持電極6間の放電開始電圧が実質的に低下し、走査電極5ー維持電極6間の放電が誘発されることになる。以下、この放電を消去放電と呼ぶ。

10 本発明者らはエージング放電にともなって発生する消去放電について検討した結果、以下のことを明らかにした。消去放電は電力を消費するにもかかわらず低い印加電圧で発生する放電のためエージングの効果が小さく、かつ、放電セル内部の壁電荷を弱めるため、つづくエージング放電(タイミング(3)で発生する放電)を発生させるのに大きな電圧を必要とし、結果的にエージング効率を低下させる。さらに、消去放電の強さは放電セルの特性に大きく依存し、消去放電の起こりやすい放電セルのエージングが進み難く、すべての放電セルに対して十分なエージングを行うには、より長いエージング時間が必要になる。ここで、説明しなかったが、タイミング(3)で発生するエージング放電の後、タイミング(2)で発生する消去放電と同様にリンギングによる電圧の振り戻しによってタイミング(4)で消去放電が発生する。

そこで、走査電極5に印加されるエージング電圧波形にリンギングによる電圧の振り戻しが発生するタイミングにおいて、データ電極10にも周波数が等しく同位相のリンギングによる電圧の振り戻しを重畳することにより走査電極5ーデータ電極10間の電位差が小さくなり、その結果、消去放電を抑制することができることがわかった。図5は本発明の実施の形態のエージング方法におけるエージング電圧波形図の拡大図である。図5(a)のデータ電極端子部電圧1に示すように、データ電極端子部17におけるエージング電圧波形が有するリンギング波形の周波数(リンギング周波数)fdは、走査電極端子部15におけるエージング電圧波形が有するリンギング波形の周波数(リンギング周波数)fscと等

しいことが最も望ましい。通常、AC面放電型PDPの場合、データ電極-表示電極間の静電容量に対し、走査電極5-維持電極6間の静電容量が大きい。そのため、図5(a)のように、走査電極端子部15におけるエージング電圧波形のリンギングと、データ電極端子部17におけるエージング電圧波形のリンギングを同期させるためには、上述のようにインダクタンスLdの値をインダクタンスLscより大きく設定しなければならない。

5

しかし、たとえば図5 (b) のデータ電極端子部電圧2に示すように、リンギング周波数fdがリンギング周波数fscより低い場合であっても、データ電極端子部17に印加するための矩形電圧Vdの印加タイミングをt1だけ早めてピークのタイミングを合わすことにより消去放電を抑制する効果を得ることができる。また、図5 (c) のデータ電極端子部電圧3に示すように、リンギング周波数fdがリンギング周波数fscより高い場合であっても、データ電極端子部17に印加するための矩形電圧Vdの印加タイミングをt2だけ遅らせることにより消去放電を抑制する効果を得ることができる。

15 ただし、リンギング周波数 f dがリンギング周波数 f s c の 1 / 2 以下の場合には、タイミング (1) とタイミング (2) とにおけるデータ電極端子部 1 7 の電位差はリンギングの振幅の 1 / 2 以下となり、リンギング波形を利用する意味が小さくなる。また、リンギング周波数 f dがリンギング周波数 f s c の 2 倍以上の場合には、データ電極端子部 1 7 の電圧はタイミング (1) とタイミング (2) とのあいだで 1 周期以上のリンギングが含まれるので、データ電極端子部 1 7 に印加するための矩形電圧 V d の印加タイミングをどのように設定しても消去放電を抑制することができない。データ電極端子部 1 7 におけるリンギング波形のピークに至るまでの時間が走査電極端子部 1 5 におけるリンギング波形のピークに至るまでの時間に対し、1 / 2 ~ 2 倍の範囲に入るようパネル 1 の特性に応じてインダクタンス L s c、L s s および L d の値を調整する必要がある。

なお、本発明の実施の形態におけるエージング方法は、走査電極5が維持電極6に対して高電圧側になるタイミングにおける消去放電のみを抑制している。その理由は以下のとおりである。一般にAC面放電型PDPの駆動においては、維持電極6は維持放電のみに関与しているのに対し、走査電極5は維持放電に加え

て書きこみ時にも放電を発生するので、走査電極5についてはデータ電極10に 対向する電極面全面でエージングを進める必要がある。したがって、走査電極5、 維持電極6を同等にエージングするのではなく、走査電極5側のエージングを維 持電極6側よりも加速するとエージングを効率的に行うことができる。

そこで、走査電極5が維持電極6に対して高電圧側になるタイミングにおける 消去放電のみを抑制し、次の放電、すなわち走査電極5が維持電極6に対して低 電圧側になるときのエージング放電が強調できるようにする。それによって走査 電極 5 が低電圧側になるタイミングの放電においては、放電空間内を走査電極 5 側に向かう正イオンに起因する走査電極 5 側のイオンスパッタが効率よく行われ、 10 走査電極5側のエージングが維持電極6側よりも加速される。

5

15

20

25

図6は、エージング実験に用いたエージング電圧波形を示す図である。走査電 極5および維持電極6に印加するエージング電圧波形は図4に示した電圧波形と 同じであり、走査電極用スイッチング素子の出力端子T2と走査電極端子部15 との間の第2のインダクタンスLsc、および維持電極用スイッチング素子の出 カ端子T3と維持電極端子部16との間の第3のインダクタンスLssはともに 約1 µ Hとなるように設定した。また、データ電極用スイッチング素子の出力端 子T1とデータ電極端子部17との間の第1のインダクタンスLdは、0. 3μ H、1. 5μ H、 5μ Hの3種類とした。図6(a)、(b)、(c) はそれぞれ第 1のインダクタンスLdを0. $3 \mu H$ 、1. $5 \mu H$ 、 $5 \mu H$ としたときのデータ 電極端子部17におけるエージング電圧波形を示す。また、このときのデータ電 極端子部17におけるエージング電圧波形のリンギング周波数 f d と走査電極端 子部15におけるエージング電圧波形のリンギング周波数fscとの関係は、そ れぞれ、fd<1/2 fsc、fd=fsc、fd>2 fscである。Lscお よびLssに対するLdの好ましい範囲は、上述のようにパネルの電極間の静電 容量、つまり設計に依存するところがあり断定できないが、一般的なPDPの構 造では概ねLdの大きさはLscまたはLssの3倍までといえる。

ここで、各インダクタンスLsc、LssおよびLdの値は、LCRメータを 使って、10kHz~500kHz周波数範囲の同一周波数(本実施の形態では 100kHzとした)で測定できる。測定時のLCRメータの測定周波数によっ

てLsc、LssおよびLdの値は変化するが、絶対値でなく各インダクタンスの相対値が本発明の要点であるため、例えばリンギング波形に含まれる周波数成分において同一条件で測定するのであれば問題ない。

図7は、本発明の実施の形態におけるエージング方法のエージング実験の結果を示す図であり、横軸はエージング時間、縦軸は走査電極5ー維持電極6間の放電開始電圧であり、放電開始電圧が所定の電圧まで低下した時点でエージングが終了する。このように、データ電極端子部17に図6(a)または図6(c)のエージング電圧波形を印加した場合には放電開始電圧が低下するまでに10時間程度のエージングを必要としたが、図6(b)のエージング電圧波形を印加した場合には従来のおよそ1/3のエージング時間で放電開始電圧が急速に低下して安定した。

上記実施の形態では、第1~第3のインダクタンスの調整に、コイルなどのインダクタ301,302,303を使用したが、インダクタ301,302,303を使用せず各リード線401,402,403の長さを調整して所望のLsc、LssおよびLdを得るようにしても良い。つまり、第1,第2,第3のインダクタをそれぞれリード線401,402,403で構成し、Ld>Lsc、Ld>Lssとする場合は、図3においてリード線402,403に比べてリード線401を長く設定すればよい。また、例えば第1のインダクタをインダクタ301とリード線401とで構成し、第2のインダクタをリード線402で構成20し、第3のインダクタをリード線403で構成するなど、第1~第3のインダクタの構成は適宜選択して組み合わせることができる。なお、図3はあくまでも概念図であり、図3におけるリード線401,402,403の長さは、実際の長さの関係を示したものではない。

本発明によれば、エージング時間を大幅に短縮し、かつ電力効率の良いエージ 25 ング方法およびエージング装置を提供することができる。

産業上の利用可能性

5

10

本発明のエージング方法およびエージング装置は、エージング時間を大幅に短縮し、かつ電力効率の良いエージング方法およびエージング装置を提供すること

ができ、AC型PDPの製造工程におけるエージング方法およびエージング装置 等に有用である。

請求の範囲

- 1. データ電極を形成した基板と、この基板に対向配置され且つ前記データ電極に直交するように走査電極および維持電極を形成した基板とを有するプラズマ ディスプレイパネルのエージング方法において、前記走査電極、前記維持電極、前記データ電極のそれぞれに接続されたインダクタを介してエージング電圧を印加することによりエージングを行う際に、前記データ電極に印加されるエージング電圧波形が有するリンギング波形の周波数が、前記走査電極に印加されるエージング電圧波形が有するリンギング波形の周波数の1/2倍~2倍の間に設定されていることを特徴とするプラズマディスプレイパネルのエージング方法。
 - 2. 前記データ電極に接続されたインダクタのインダクタンスは、前記走査電極に接続されたインダクタのインダクタンスよりも大きいことを特徴とする請求項1に記載のプラズマディスプレイパネルのエージング方法。

15

- 3. 前記データ電極または前記走査電極に接続されたインダクタは、対応する電極にエージング電圧を印加するためのリード線であることを特徴とする請求項1または請求項2に記載のプラズマディスプレイパネルのエージング方法。
- 20 4. 前記データ電極に接続されたインダクタは、コイルまたはフェライトコア を含むことを特徴とする請求項1または請求項2に記載のプラズマディスプレイ パネルのエージング方法。
- 5. データ電極を形成した基板と、この基板に対向配置され且つ前記データ電 極に直交するように走査電極および維持電極を形成した基板とを有するプラズマ ディスプレイパネルのエージング装置において、前記走査電極、前記維持電極、前記データ電極のそれぞれに接続されたインダクタを介してエージング電圧を印 加することによりエージングを行う際に、前記データ電極に印加されるエージング電圧波形が有するリンギング波形の周波数が、前記走査電極に印加されるエー

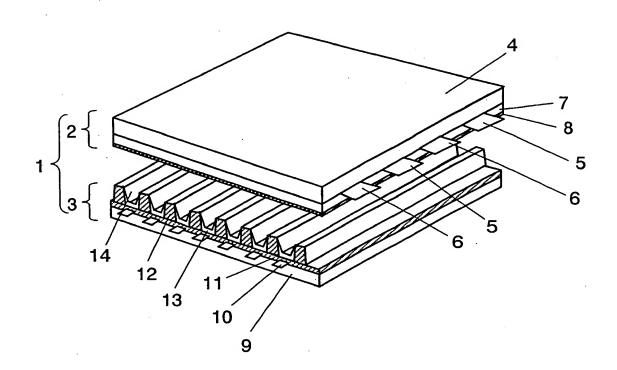
ジング電圧波形が有するリンギング波形の周波数の1/2倍~2倍の間になるように、前記データ電極に接続されたインダクタのインダクタンスが設定されていることを特徴とするプラズマディスプレイパネルのエージング装置。

- 5 6. 前記データ電極に接続されたインダクタのインダクタンスは、前記走査電極に接続されたインダクタのインダクタンスよりも大きいことを特徴とする請求項5に記載のプラズマディスプレイパネルのエージング装置。
- 7. 前記データ電極または前記走査電極に接続されたインダクタは、対応する 10 電極にエージング電圧を印加するためのリード線であることを特徴とする請求項 5または請求項6に記載のプラズマディスプレイパネルのエージング装置。
- 8. 前記データ電極に接続されたインダクタは、コイルまたはフェライトコア を含むことを特徴とする請求項5または請求項6に記載のプラズマディスプレイ 15 パネルのエージング装置。

要約書

データ電極、走査電極および維持電極のそれぞれに接続されたインダクタを介してエージング電圧を印加することによりエージングを行う際に、データ電極に印加されるエージング電圧波形が有するリンギング波形の周波数が、走査電極に印加されるエージング電圧波形が有するリンギング波形の周波数の1/2倍~2倍の間に設定されていることを特徴とする。

^{1/7} FIG. 1



^{2/7} FIG. 2

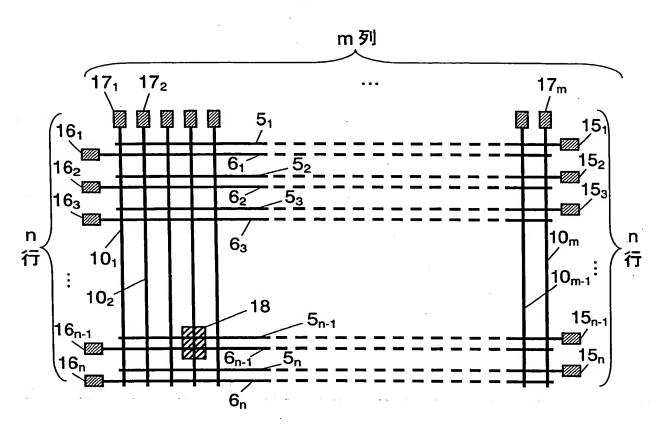
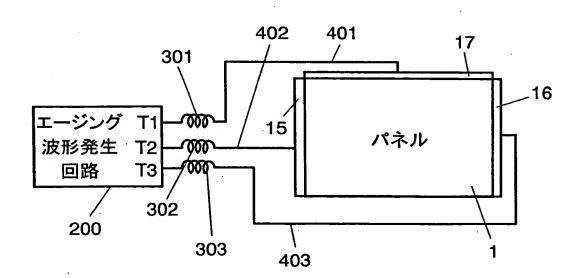
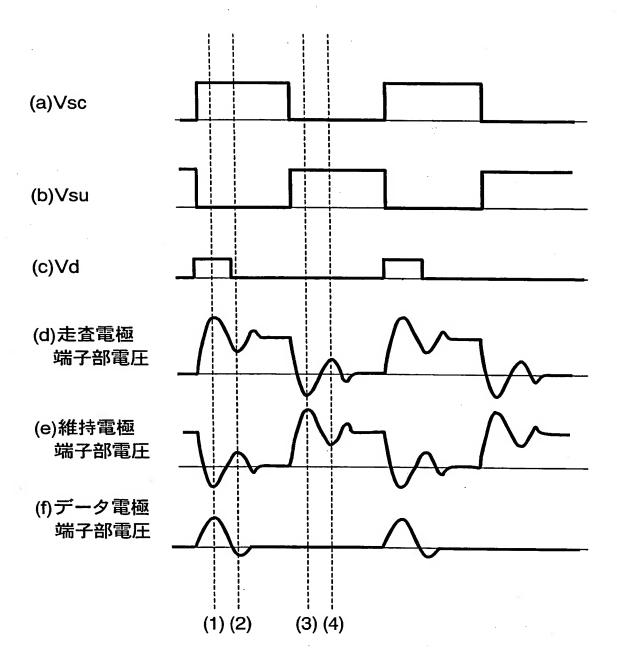


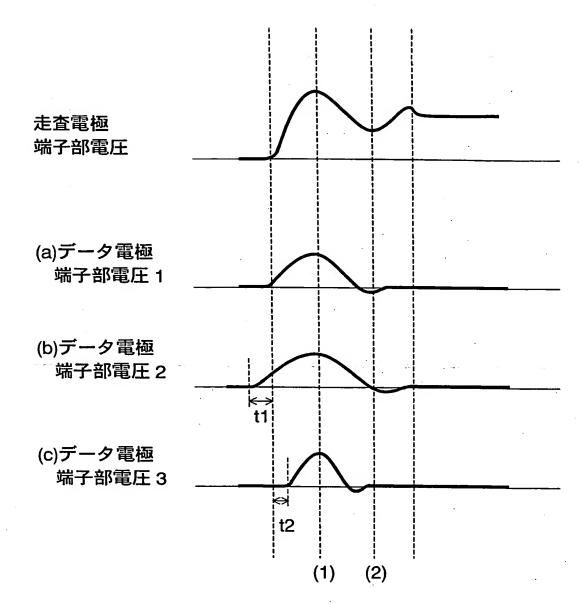
FIG. 3



^{3/7} FIG. 4



4/7 FIG. 5



5/7

FIG. 6

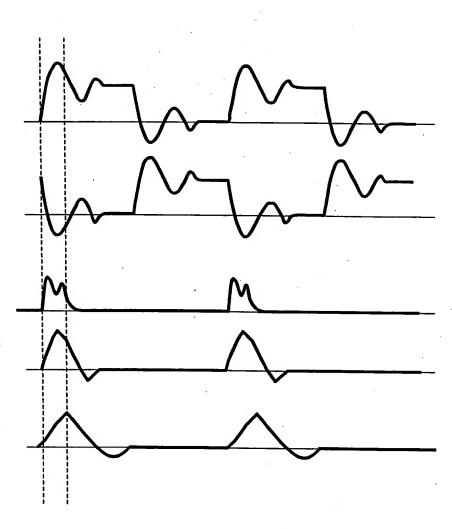
走査電極 端子部電圧

維持電極 端子部電圧

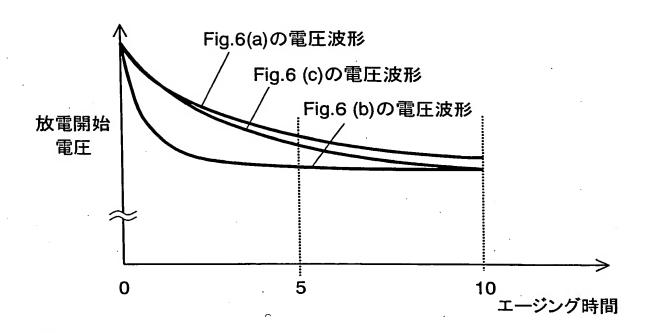
(a)データ電極 (端子部) Ld=0.3_μH

(b)データ電極 (端子部) Ld=1.5µH

(c)データ電極 (端子部) Ld=5_μH



^{6/7} FIG. 7



図面の参照符号の一覧表

- パネル 1
- 5 走査電極
- 維持電極 6
- 10 データ電極
- 200 エージング波形発生回路 301,302,303 インダクタ
- 401, 402, 403 リード線